

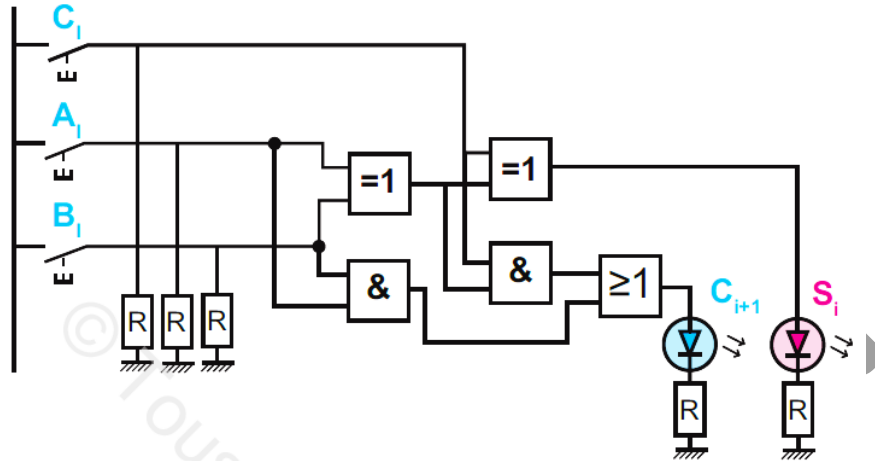
Chapitre N°1 : Logique combinatoire

A1-1 : Les circuits intégrés combinatoires

I. Les additionneurs logiques :

A. Rappel : l'additionneur binaire à 1 bit :

1. **Logigramme :** on donne le logigramme d'un additionneur à 1 bit

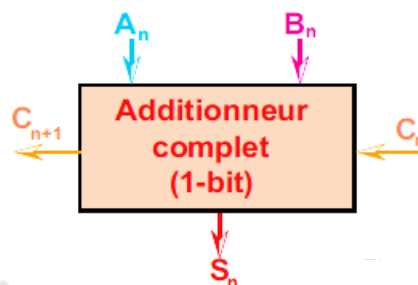


2. **Equations des sorties :**

$$S_i = c_i$$

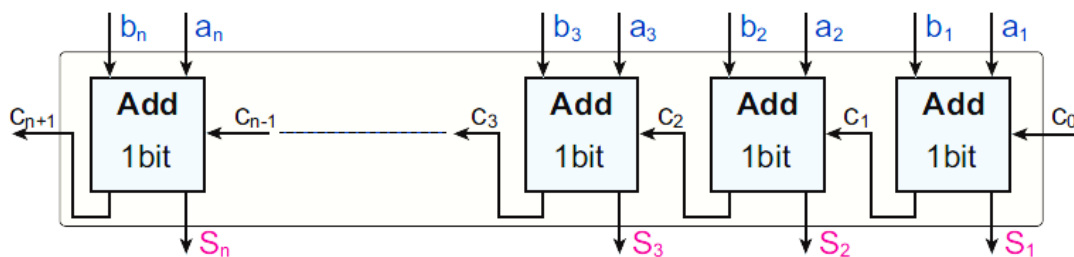
$$C_{i+1} = \dots\dots\dots$$

3. **Symbole :**



4. **Interprétation :**

Pour additionner deux nombres A et B qui contiennent (n) bits, il faut utiliser (n) additionneurs complets.



Il n'est pas pratique de réaliser ce montage avec des opérateurs logiques discrets. Il vaut mieux utiliser les additionneurs intégrés.

B. Additionneur binaire intégré :

On va étudier le circuit TTL 74283.

1. Présentation :

Le circuit intégré TTL 74283 est un additionneur de deux nombres à 4 bits.

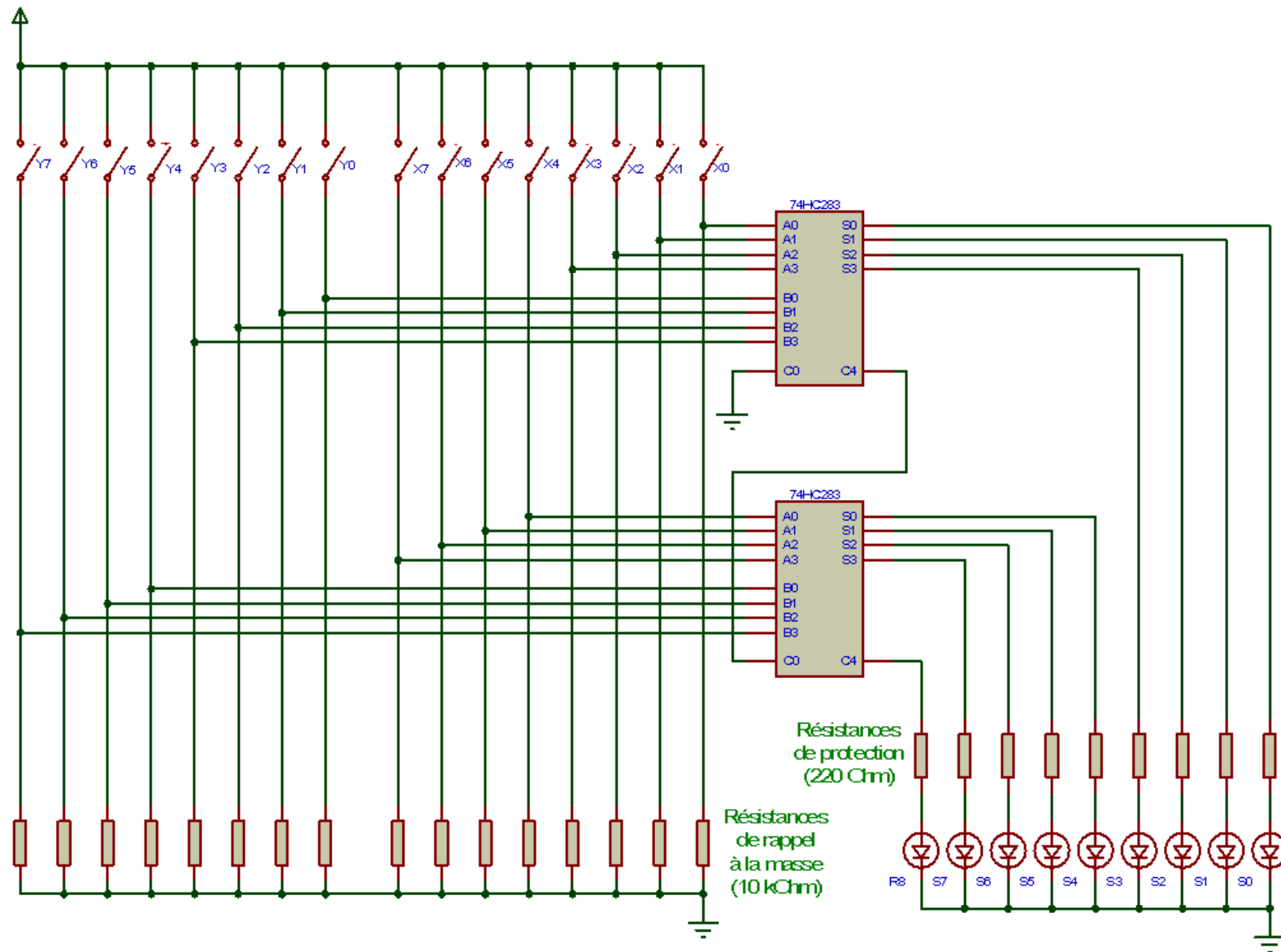
2. Brochage :	3. Symbole :

2. Application :

Réaliser l'activité N°2 pages 7 et 8.

3. Mise en cascade des additionneurs binaires :

Lorsqu'il s'agit de faire la somme de deux nombres de plus de 4 bit, il faut utiliser 2 ou plusieurs circuits 74283, qui sont connectés « en cascade ».



- Réaliser l'activité N°3 pages 9 et 10.

4. L'addition en « décimal codé binaire » BCD : cours page 15

a) **Application : Réaliser en BCD les opérations suivantes : 12+18 ; 55+71 ; 49+81.**

b) **Transformation d'un additionneur binaire naturel en additionneur BCD :**

Réaliser l'activité N°4 pages 10, 11 et 12.

c) **Additionneur BCD intégré : Voir manuel de cours page 18.**

5. L'addition en complément à 2 :

a) **Représentation en complément à 2 :**

Pour les entiers positifs, on convertit le nombre décimal en binaire puis on ajoute à gauche un « 0 » comme bit de signe.

Pour les entiers négatifs, on procède comme suit :

- On convertit la valeur absolue de l'entier et on ajoute « 0 » comme bit de signe.
- On complémente tous les bits (cette étape s'appelle **complément à 1**).
- On ajoute « 1 » au résultat trouvé.

On peut résumer cette méthode par la formule suivante : soit X un nombre binaire, on a alors : $(-X) = \bar{X} + 1$.

Application : Coder en binaire et suivant la méthode complément à 2 les nombres suivants et leurs opposés (utiliser un format de 8 bits) : $13_{(10)}$; $28_{(10)}$.

+13	0	0	0	0	1	1	0	1	+28=	0	0	0	1	1	1	0	0
=																	
	1	1	1	1	0	0	1	0		1	1	1	0	0	0	1	1
+	0	0	0	0	0	0	0	1	+	0	0	0	0	0	0	0	1
-13=	1	1	1	1	0	0	1	1	-28=	1	1	1	0	0	1	0	0

b) **L'addition en complément à 2 :**

En utilisant le complément à 2, la soustraction peut être ramenée à une addition :

$$X - Y = X + \text{complément à 2 de } Y$$

c) **Réalisation d'un additionneur-soustracteur :**

Réaliser l'activité N°5 pages 13 et 14.

II. Les comparateurs logiques :

A. Comparateur de deux nombres à 1 bit :

1. Présentation :

Un comparateur à 1 bits est circuit combinatoire qui reçoit deux entrées logiques A0 et B0, et qui possède 3 sorties **Q(A=B)** ; **Q(A<B)** et **Q(A>B)**. ces trois sorties sont « exclusives », c.-à-d. on a toujours une et une seule qui est active.

2. Table de vérité :

A0	B0	Q(A=B)	Q(A<B)	Q(A>B)
0	0	1	0	0
0	1	0	1	0
1	0	0	0	1
1	1	1	0	0

3. Equations des sorties :

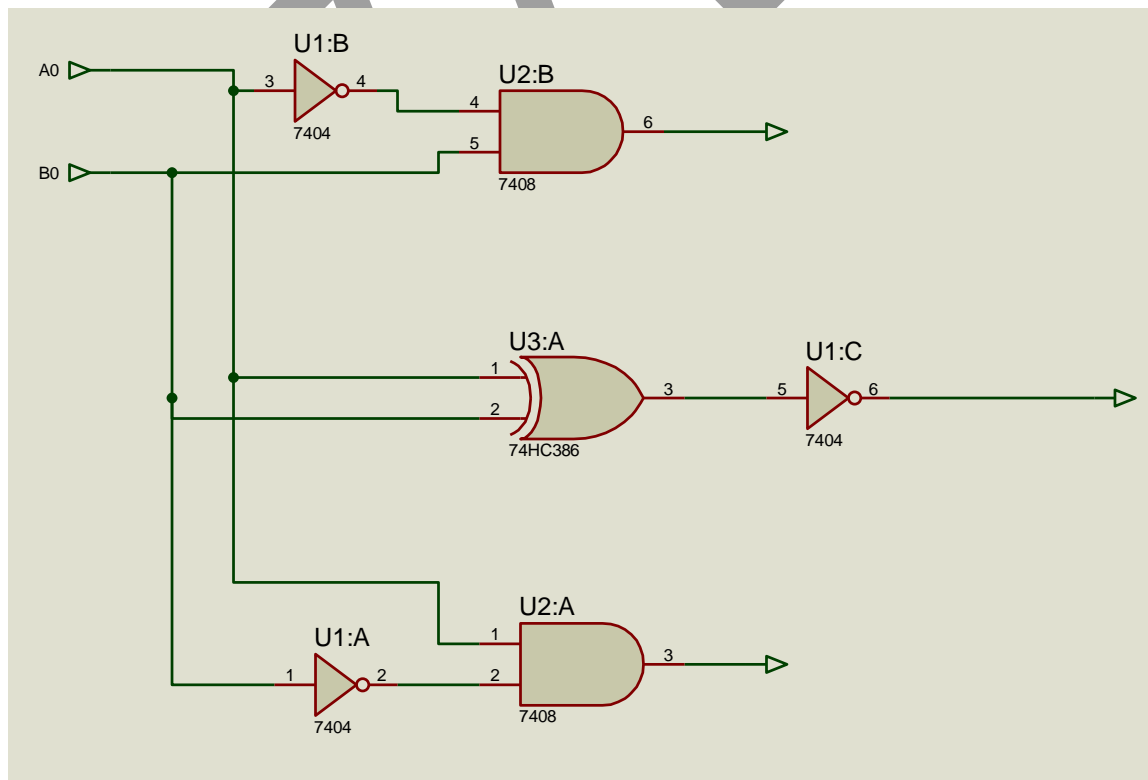
$$A0.B0Q(A=B) =$$

$$A0 \oplus B0$$

$$Q(A<B) = \overline{A0}.B0$$

$$Q(A>B) = A0.\overline{B0}$$

Logigramme :



B. Comparateur de deux nombres à 2 bits :

Soient les nombres binaires $A = a_1a_0$ et $B = b_1b_0$, la comparaison de A et B aboutit aux équations logiques suivantes :

$$Q(A=B) = \overline{(A_1 \oplus B_1)} \cdot \overline{(A_0 \oplus B_0)}$$

$$Q(A < B) = \overline{A_1} \cdot B_1 + \overline{A_1 \oplus B_1} \cdot A_0 \cdot B_0$$

$$Q(A > B) = A_1 \cdot \overline{B_1} + (A_1 \oplus B_1) \cdot A_0 \cdot \overline{B_0}$$

C. Le comparateur intégré 7485 :**1. Présentation.**

Le circuit 7485 compare deux nombres A et B à 4 bits.

2. Brochage :	3. Symbole :

Remarque : Les entrées de mise en cascade :

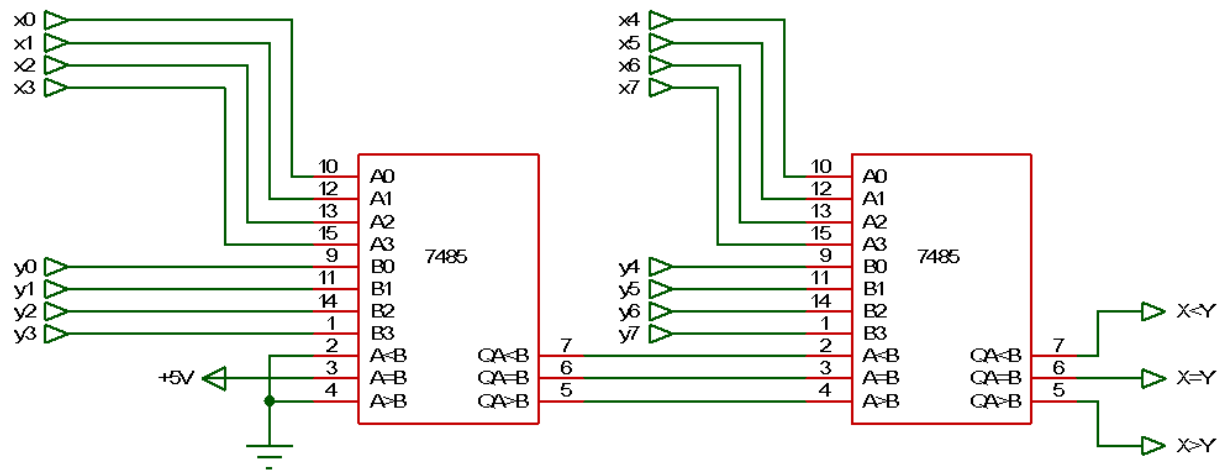
Les broches 2, 3 et 4 doivent avoir les valeurs logiques respectives 0, 1, 0

4. Application :

Réaliser l'activité N°6 pages 15 et 16.

5. Mise en cascade des comparateurs intégrés :

Si on compare deux nombres X et Y écrits sur un format de 8 bits, il faut utiliser 2 circuits 7485.



Le résultat de la comparaison est généré par le comparateur de rang le plus fort.